

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

Sung, Youn-joon et. al.

Group Art Unit:

Application No.:

Examiner:

Filing Date: March 31, 2004

Confirmation No.:

Title: Laser Diode and Method of Manufacturing the Same Using Self-Align Process

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following priority foreign application(s) in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

Country: Republic of Korea

Patent Application No(s).: 10-2003-0027075

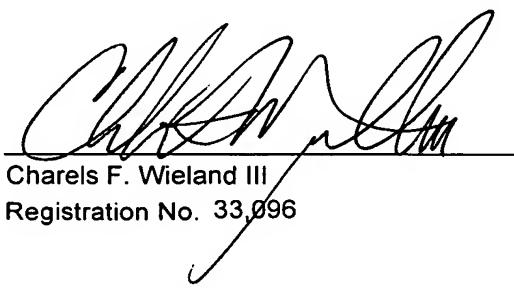
Filed: April 29, 2003

In support of this claim, enclosed is a certified copy(ies) of said foreign application(s). Said prior foreign application(s) is referred to in the oath or declaration. Acknowledgment of receipt of the certified copy(ies) is requested.

Respectfully submitted,

BURNS, DOANE, SWECKER & MATHIS, L.L.P.

By


Charles F. Wieland III
Registration No. 33,096

P.O. Box 1404
Alexandria, Virginia 22313-1404
(703) 836-6620

Date: March 31, 2004

대한민국 특허청

KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0027075

Application Number

출원년월일 : 2003년 04월 29일

Date of Application APR 29, 2003

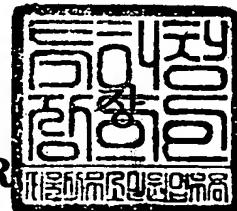
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 05 월 13 일

특허청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0009
【제출일자】	2003.04.29
【국제특허분류】	H01L
【발명의 명칭】	자기정렬을 이용한 반도체 레이저 다이오드 및 그 제조방법
【발명의 영문명칭】	Laser diode using self-align process and manufacturing method thereof
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2003-003435-0
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2003-003436-7
【발명자】	
【성명의 국문표기】	성연준
【성명의 영문표기】	SUNG, Youn Joon
【주민등록번호】	720321-1052821
【우편번호】	441-703
【주소】	경기도 수원시 권선구 구운동 삼환아파트 11동 204호
【국적】	KR
【발명자】	
【성명의 국문표기】	곽준섭
【성명의 영문표기】	KWAK, Joon Seop
【주민등록번호】	690923-1041834
【우편번호】	445-973

【주소】

경기도 화성군 태안읍 반월리 신영통 현대아파트 311동704호

【국적】

KR

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인

이영

필 (인) 대리인

이해영 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 11 면 11,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 40,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

개시된 레이저 다이오드는: 상부 클래드층의 리지 구조물을 매립층이 덮고 있고, 매립층 위에는 매립층과 양호한 접착성을 가지며 이에 비해 높은 열전도성을 가지는 보호층이 마련된 구조를 가진다. 매립층과 보호층에서 리지의 정상부에 대응하는 부분은 개구되어 있고 이 부분을 통해 상부 전극이 리지 상단의 반도체물질층과 접촉된다.

【대표도】

도 2

【색인어】

레이저, 다이오드, 리지, 보호층, 매립층

【명세서】**【발명의 명칭】**

자기정렬을 이용한 반도체 레이저 다이오드 및 그 제조방법{Laser diode using self-align process and manufacturing method thereof }

【도면의 간단한 설명】

도 1은 종래 레이저 다이오드의 일례를 보이는 개략적 단면도이다.

도 2는 본 발명에 따른 레이저 다이오드의 한 실시예를 보이는 개략적 단면도이다.

도 3a 내지 도 3l은 본 발명에 따른 레이저 다이오드의 제조방법을 설명하는 공정 도이다.

도 4a 는 종래 방법에 의해 제조된 레이저 다이오드의 리지 부근의 단면을 보이는 SEM 사진이다.

도 4b는 본 발명의 제조방법의 실시예에 따라 제조된 본 발명에 따른 레이저 다이오드의 리지 부근의 단면을 보이는 SEM 사진이다.

도 5는 본 발명의 제조방법의 실시예에 따라 제조된 본 발명에 따른 레이저 다이오드의 전체적 단면을 보이는 SEM 사진이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<7> 본 발명은 레이저 다이오드의 제조방법에 관한 것으로 상세히는 자기정렬을 이용한 반도체 레이저 다이오드의 제조방법에 관한 것이다.

<8> 반도체 레이저 다이오드의 레이저광은 광통신, 다중통신, 우주통신과 같은 곳에서 현재 실용화되어 가고 있다. 반도체 레이저는 광통신 등과 같은 통신 분야나 컴팩 디스크 플레이어(CDP; Compact Disk Player)나 디지털 다기능 디스크 플레이어(DVDP; Digital Versatile Disk Player) 등과 같은 장치에서 데이터의 전송이나 데이터의 기록 및 판독을 위한 수단으로써 널리 사용되고 있다.

<9> 이와 같이 반도체 레이저 다이오드가 널리 사용되는 이유는 한정된 공간 내에서 레이저광의 발진 특성을 유지할 수 있고 소형화가 가능하며 무엇보다도 레이저 발진을 위한 임계 전류값이 작다는데 있다. 반도체 레이저를 사용할 수 있는 산업 분야가 증가되면서 보다 작은 임계 전류값을 가지는 반도체 레이저 다이오드에 대한 요구가 증가하고 있는데 즉, 저전류 발진이 가능하고 장시간 수명 동작 시험을 통과하는 우수한 특성을 가지는 반도체 레이저 다이오드에 대한 필요성이 증가하고 있다.

<10> 도 1은 종래 기술에 의한 반도체 레이저 다이오드로서, 레이저 발진을 위한 임계 전류 값을 감소시키도록 리지 웨이브 가이드(ridge wave guide) 구조를 가지는 반도체 레이저 다이오드를 보인다.

<11> 도 1을 참조하면, 사파이어 기판(10) 상에 제1 및 제2영역(R1, R2)으로 구분되는 n-GaN 하부 콘택트층(12)이 적층되어 있다. 제1영역(R1) 상에서, n-GaN 하부 콘택트층(12)의 상면에 n-GaN/AlGaN 하부 클래드층(24), n-GaN 하부 도파층(26), InGaN 활성층(28), p-GaN 상부 도파층(30), p-GaN/AlGaN 상부 클래드층(32)이 순차

적으로 적층되어 있다. 여기서, n- 및 p-GaN/AlGaN 하부 및 상부 클래드층(24, 32)의 굴절률은 n- 및 p-GaN 하부 및 상부 도파층(26, 30)보다 작고 n- 및 p-GaN 하부 및 상부 도파층(26, 30)의 굴절률은 활성층(28)의 굴절률보다 작다. p-GaN/AlGaN 상부 클래드층(32)의 상부 가운데 부분에는 리지 웨이브 가이드 구조를 제공하는 소정 폭의 돌출된 리지(32a)가 형성되어 있고, 리지(32a)의 정상면에는 p-GaN 상부 콘택트층(34)이 형성되어 있다. 상기 p-GaN/AlGaN 상부 클래드층(32)의 위에는 콘택트홀(36a)를 가지는 패시베이션층으로서의 매립층(36)이 형성되어 있다. 상기 매립층(36)의 콘택트홀(36a)은 상기 리지(32a)의 상면에 형성된 상부 콘택트층(34)의 정상부분에 대응하며, 콘택트홀(36a)의 가장자리 부분은 상부 콘택트층(34) 상면의 가장자리 부분에 겹쳐져 있다.

<12> 상기 매립층(36) 위에는 p형 상부 전극(38)이 형성되어 있고, p형 전극(38)은 상기 매립층(36)의 콘택트홀(36a)을 통해 상기 상부 콘택트층(34)에 접촉된다. 상부 하부 콘택트층(12)에서, 제1 영역(R1)보다 낮은 제2 영역(R2)에는 n형 하부 전극(37)이 형성되어 있다.

<13> 이와 같은 상부 클래드층(32)에 마련된 리지 웨이브 가이드 구조는 활성층(28)으로 주입되는 전류를 제한하여 활성층(28)에서의 레이저 발진을 위한 공진 영역 폭을 제한하여 횡모드(transverse mode)를 안정화시키고 그리고 동작 전류를 낮춘다.

<14> 상기와 같은 리지 웨이브 가이드 구조를 마련하는 공정에서, 상부 클래드층의 주변을 덮는 매립층에 리지 상면에 대응하는 콘택트홀을 형성하는 방법에는 마

스크를 이용한 포토리소그래피법에 의해 리지 상방에 콘택트홀을 형성하는 방법이 있다. 그러나 이러한 방법은 제조공정의 정확성이 낮은 결점을 가지며, 특히 소자의 상부 콘택트층과 p형 상부 전극간의 충분한 접촉면적을 확보할 수 없는 한계가 있다. 이는 소자의 작동 전압을 상승시키며 그리고 동작시 발생된 열을 효과적으로 배출할 수 있는 경로를 제공하지 못한다.

<15> 따라서, 레이저 다이오드의 콘택트홀을 형성하는 방법으로 자기 정렬법(self align process)이 선호된다. PCT 국제공개번호 WO 2000/52796호는 물질의 선택적 용해를 이용한 리프트 오프 법에 의해 자기 정렬된 콘택트홀을 형성하는 방법을 개시한다. 그러나, 리프트 오프 시, 매립층이 너무 두꺼우면 리프트 오프 자체가 불가능하기 때문에 리프트 오프 대상이 되는 매립층의 두께를 일정치 이하로 제한해야 한다. 특히 리프트 오프법은 물질간의 용해도 차이에 의해 목적하는 물질층 만을 제거하는 것으로 물질 선택에 제한이 있다.

<16> 자기정렬법을 적용한 잘 알려진 종래 다른 방법은 소위 에치백을 적용하여 리지의 정상면에 대응하는 콘택트홀을 매립층에 형성한다. 이 방법은 리지 위에 매립층이 형성되어 있는 웨이퍼 전체에 평탄화된 포토레지스트를 형성한 후 건식 식각법을 이용한 에치 백에 의해 리지 위 부분의 마스크를 제거하여 리지 상부에 대응하는 콘택트홀을 형성하는 기술이다. 이 기술에서의 문제점은 매립층과 리지의 사이에 에칭저지층(Etch stop layer)이 존재하지 않기 때문에 에치 백 과정 중 식각종료시점의 파악이 어렵다는 것이다. 또한, 건식식각에 의한 에치 백에 의해 국부적으로 노출된 리지 상부의 매립층은 습식식각에 의해 제거되어야 한다. 건식 식

각은 리지 상단부에 존재하는 상부 콘택트층을 손상시키기 때문에 적용될 수 없다. 이와 같은 이유에 의해 불가피하게 적용되는 습식 식각에 의하면, 포토레지스트와 매립층간의 계면을 통하여 침투함으로써 매립층을 리지 측면방향으로 과도하게 식각시키는 문제가 발생된다.

【발명이 이루고자 하는 기술적 과제】

<17> 본 발명이 이루고자 하는 기술적 과제는 리지 웨이브 가이드 구조에서 리지를 안정적으로 보호하고 이러한 안정적인 리지의 보호에 의해 누설 전류 및 동작 전류의 상승을 효과적으로 방지할 수 있는 레이저 다이오드 제조방법을 제공하는 것이다.

【발명의 구성 및 작용】

<18> 상기 기술적 과제를 달성하기 위하여 본 발명에 따른 레이저 다이오드는:

<19> 기판과;

<20> 상기 기판 상에 형성되는 하부 물질층;

<21> 상기 하부 물질층 위에 형성되는 공진층;

<22> 상기 공진층 상에 형성되는 것으로 그 상부에 리지가 형성되어 있는 상부 물질층;

<23> 상기 상부 물질층 상에 형성되는 리지의 정상면에 대응하는 콘택트홀을 가지는 매립층;

<24> 상기 매립층과 다른 물질로 형성되며, 상기 매립층의 콘택트홀에 대응하는 개구부를 가지는 보호층;

<25> 상기 보호층 상에 형성되는 것으로 상기 콘택트홀을 통해 상기 리지의 정상면에 접촉되는 상부 전극;을 구비하는 점에 특징이 있다.

<26> 상기 본 발명의 레이저 다이오드에 있어서,

<27> 상기 하부 물질층은,

<28> 상기 기판 상에 적층되는 제1화합물 반도체층; 및

<29> 상기 제1화합물 반도체층 상에 적층되는 하부 클래드층;을 포함한다.

<30> 여기서, 상기 제1화합물 반도체층은 n-GaN계열의 III-V 족 질화물 반도체층인 것이 바람직하며, 상기 하부 클래드층은 n-GaN/AlGaN 층인 것이 바람직하다.

<31> 상기 공진층은,

<32> 상기 하부 클래드층 상에 적층되며 상기 하부 클래드층보다 굴절률이 큰 하부 도파로층;과 상기 하부 도파로층 상에 적층되고 레이저광이 생성되는 활성층; 및 상기 활성층 상에 적층되는 상부 도파로층;을 포함한다.

<33> 상기 상하부 도파로층은 상기 활성층보다 굴절률이 작은 것이 바람직하고, 특히 GaN 계열의 III-V 족 화합물 반도체층인 것이 바람직하다.

<34> 상기 활성층은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$ 그리고 $x+y \leq 1$)인 GaN계열의 III-V 족 질화물 화합물 반도체층일 수 있다.

<35> 상기 상부 물질층은,

<36> 상기 상부 도파로층 상에 적층되며 상기 상부 도파로층보다 굴절률이 작고 상기 리지가 형성되어 있는 상부 클래드층; 및 상기 리지부의 상면에 형성되는 제2화합물 반도체층;을 포함한다.

<37> 상기 상부 클래드층은 p-GaN/AlGaN 층인 것이 바람직하며, 제2화합물 반도체층은 p-GaN계열의 III-V 족 질화물 반도체층인 것이 바람직하다.

<38> 상기 제1화합물 반도체층은 상면에 n형 전극을 더 구비하며, 상기 기판은 사파이어 기판 또는 프리스탠딩 갈륨나이트라이드(freestanding GaN) 기판인 것이 바람직하다.

<39> 상기 기술적 과제를 달성하기 위하여 본 발명에 따른 레이저 다이오드의 제조 방법은:

<40> 기판 상에 공진층 및 이 상하의 클래드층을 포함하며 상부에 소정 높이로 돌출된 리지를 가지는 레이저 발진 적층 구조물을 형성하는 단계;

<41> 상기 적층 구조물의 최상면에 상기 리지의 표면을 덮는 매립층을 형성하는 단계;

<42> 상기 매립층의 표면에 보호층 및 에치백물질층을 순차적으로 형성하는 단계;

<43> 상기 에치백물질층을 에치 백에 의해 소정 깊이 에칭하여 상기 리지 상방에서 보호층의 표면을 국부적으로 노출시키는 단계;

<44> 상기 에치백물질층에 덮히지 않은 상기 보호층 부분을 애潼트에 의해 제거하여 상기 리지 상부의 매립층의 표면을 국부적으로 노출시키는 개구부를 형성하는 단계;

<45> 상기 매립층 상에 잔류하는 상기 애치백물질층을 제거하는 단계;

<46> 상기 보호층의 개구부를 통해 노출된 상기 매립층을 식각하여 콘택트홀을 형성하는 단계;

<47> 상기 보호층 위에 상기 콘택트홀을 통해 상기 리지의 정상면과 접촉되는 상부 전극을 형성하는 단계;를 포함한다.

<48> 상기 본 발명에 있어서, 상기 레이저 발진 적층 구조물을 형성하는 단계는:

<49> 기판 상에 하부 클래드 층을 포함하는 하부 물질층을 형성하는 단계;

<50> 상기 하부 물질층 상에, 활성층을 포함하는 공진층을 형성하는 단계;

<51> 상기 공진층 상에, 상부 클래드층 및 콘택트층을 포함하며, 그 상부에 소정 높이로 돌출된 상기 리지가 마련되는 상부 물질층을 형성하는 단계;를 더 포함한다.

<52> 상기 본 발명의 레이저 다이오드의 제조방법에 있어서,

<53> 상기 하부 물질층을 형성하는 단계는:

<54> 상기 기판 상에 제1화합물 반도체층을 형성하는 단계;

<55> 상기 제1화합물 반도체층 상에 상기 하부 클래드층;을 형성하는 단계를 더 포함한다.

<56> 여기서, 상기 제1화합물 반도체층은 n-GaN계열의 III-V족 질화물 반도체층인 것이 바람직하며, 상기 하부 클래드층은 n-GaN/AlGaN 층인 것이 바람직하다.

<57> 상기 공진층을 형성하는 단계는:

<58> 상기 하부 클래드층 상에 상기 하부 클래드층보다 굴절률이 큰 하부 도파층;을 형성하는 단계;

<59> 상기 하부 도파층의 상면에 레이저광이 생성되는 활성층을 형성하는 단계; 및

<60> 상기 활성층 상에 상부 도파층을 형성하는 단계;를 더 포함한다.

<61> 상기 상하부 도파층은 상기 활성층보다 굴절률이 작은 것이 바람직하고, 특히 GaN 계열의 III-V족 화합물 반도체층인 것이 바람직하다.

<62> 상기 활성층은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$ 그리고 $x+y \leq 1$)인 GaN계열의 III-V족 질화물 화합물 반도체층일 수 있다.

<63> 상기 상부 물질층을 형성하는 단계는:

<64> 상기 제2도파로층 상에, 상기 상부 도파층보다 굴절률이 작은 상부 클래드층을 형성하는 단계;

<65> 상기 상부 클래드층 상에 제2화합물 반도체층을 형성하는 단계;를 더 포함한다.

<66> 상기 상부 클래드층은 p-GaN/AlGaN층인 것이 바람직하며, 제2화합물 반도체층은 p-GaN계열의 III-V족 질화물 반도체층인 것이 바람직하다.

<67> 본 발명은 리지 웨이브 가이드 구조에 패시베이션층으로서의 매립층의 상부에 매립층을 보호하는 보호층을 적용함으로써, 리지 주변에서의 누설 전류를 효과적으로 방지하여 동작 전류를 낮추게 된다. 이러한 보호층은 레이저 다이오드 제조시 수반되는 에칭과정 중 식각 저지층으로서의 기능을 수행하며, 특히 매립층의 과도한 식각을 방지하여 안정된 웨이브 가이드 구조를 얻을 수 있게 한다.

<68> 이하 본 발명의 실시예에 따른 보호층을 가지는 반도체 레이저 다이오드 및 그 제조방법을 도면을 참조하여 상세히 설명한다. 도면에서 반도체 레이저 다이오드를 구성하는 각 층의 폭과 높이는 설명을 위해 과장되게 도시되었음에 유의해야 한다.

<69> 도 2는 본 발명의 실시예에 따른 반도체 레이저 다이오드를 나타낸 도면이다. 도 2를 참조하면, 본 발명의 실시예에 따른 반도체 레이저 다이오드는, 기판(50)과, 기판의 상면에 순서대로 적층되는 하부 물질층(61), 공진층(63) 및 상부 물질층(65)를 구비한다.

<70> 하부 물질층(61)은, 기판(50)의 상면에 적층되며 단차를 가지는 하부 콘택트층으로서의 제1화합물 반도체층(52)과, 제1화합물 반도체층(52)의 상면에 적층되는 하부 클래

드층(54)을 포함한다. 제1화합물 반도체층(52)의 단차가 형성된 부분에는 n형 하부 전극(51)이 위치한다.

<71> 상기 기판(50)은 사파이어 기판 또는 프리스탠팅 GaN 기판이 주로 이용되며, 제1화합물 반도체층(52)은 n-GaN 계열의 III-V족 질화물 화합물 반도체층으로 형성하되, 특히 n-GaN 층으로 형성하는 것이 바람직하다. 하지만, 이에 한정되지 않으며 레이저 발진(레이징)이 가능한 III-V족의 다른 화합물 반도체층일 수 있다. 하부 클래드층(54)은 소정의 굴절률을 가지는 n-GaN/AlGaN층인 것이 바람직하나 레이징이 가능한 다른 화합물 반도체층일 수 있다.

<72> 상기 공진층(63)은, 하부 클래드층(54)의 상면에 순서대로 하부 도파층(53), 활성층(56) 및 상부 도파층(55)이 적층된 구조를 가진다. 상하부 도파층(55)(53)은 활성층(56)보다 굴절률이 작은 물질로 형성하는데, GaN 계열의 III-V족 화합물 반도체층으로 형성하는 것이 바람직하다. 하부 도파층(53)은 n-GaN층으로, 상부 도파층(55)은 p-GaN층으로 형성한다. 활성층(56)은 레이징이 일어날 수 있는 물질층이면 어떠한 물질층이라도 사용할 수 있으며 바람직하게는 임계전류값이 작고 횡모드 특성이 안정된 레이저광을 발진할 수 있는 물질층을 사용한다. 활성층(56)으로 Al이 소정 비율 함유된 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$ 그리고 $x+y \leq 1$)인 GaN계열의 III-V족 질화물 화합물 반도체층을 사용하는 것이 바람직하다. 여기에서 상기 활성층은 다중양자우물 또는 단일양자우물을 중 어느 하나의 구조를 가질 수 있으며 이러한 활성층의 구조는 본 발명의 기술적 범위를 제한하지 않는다.

<73> 상부 물질층(65)은 상부 도파층(55)의 상면에 적층되며 중앙부에 리지(58a)가 돌출되어 형성되어 있는 것으로 상부 도파층(55)보다 굴절률이 작은 상부 클래드층(58)과,

상기 리지(58a)의 상면에 오믹 콘택트층으로서 적층되는 제2화합물 반도체층(64)을 포함한다. 상부 클래드층(58)은 하부 클래드층(54)이 n형 화합물 반도체층이면 p형 화합물 반도체층으로 형성하고, 하부 클래드층(54)이 p형 화합물 반도체층이면 n형 화합물 반도체층으로 형성한다. 즉, 하부 클래드층(54)이 n-GaN/AlGaN층이면 상부 클래드층(58)은 p-GaN/AlGaN으로 형성한다. 제2화합물 반도체층(64)도 유사하게 제1화합물 반도체층(52)이 n형 화합물 반도체층이면 p형 화합물 반도체층으로 형성하며, 그 역도 가능하다. 따라서, 제1화합물 반도체층(52)이 n-GaN으로 형성되면 제2화합물 반도체층(64)은 p-GaN으로 형성한다.

<74> 본 발명의 실시예에 따른 반도체 레이저 다이오드는, 상부 클래드층(58) 양쪽 어깨 부분의 상면과 그 중앙에 돌출된 리지(58a)의 측면을 덮는 패시베이션층으로서의 매립층(68)과 매립층(68) 상에 매립층 보호를 위해 형성되는 보호층(69)을 구비한다. 상기 매립층(68)은 일반적인 패시베이션 물질, 예를 들어 Si, Al, Zr, Ta 등으로부터 선택된 적어도 1종의 원소를 포함하는 산화물 등으로 형성할 수 있다. 한편, 보호층(69)은 상기 패시베이션 물질에 대한 양호한 식각 선택성과 접착성을 가지는 물질, 예를 들어 Cr 또는 TiO₂로 형성되며 이는 매립층(68)을 국부적으로 에칭할 때에 보호 마스크로서도 작용한다. 여기에서 상기 보호층(69)이 열전도성이 양호한 금속물질로 형성될 경우 레이저 소자 동작시 발생되는 열을 보다 효과적으로 방출할 수 있게 된다.

<75> 상기와 같은 매립층(68) 및 보호층(69)이 형성된 리지 웨이브 가이드 구조 위에 p형 상부전극(57)이 형성되어 있다. 상부 전극(57)의 중간 부분은 리지(58a) 상단의 제2화합물반도체(64)에 접촉되고 그 양쪽 부분은 상부 클래드층(58)의 양 어깨부분으로 연장되어 있다.

<76> 하부 오믹 콘택트층으로서의 제1화합물 반도체층(52)의 단차부분에는 n형 전극(51)이 형성되어 있다. 그러나 p형 전극(57)과 대향하도록 기판(50)의 저면에 형성될 수 있는데, 이 경우 기판(50)은 실리콘 카바이드(SiC) 또는 갈륨 나이트라이드(GaN)로 형성하는 것이 바람직하다.

<77> 도 3a 내지 도 31은 본 발명의 실시예에 따른 반도체 레이저 다이오드의 제조방법을 나타낸 공정도이다. 본 제조방법의 설명에서, 제1화합물반도체층(52) 즉 n-콘택트층을 노출시키기 위한 식각공정 및 이에 대한 n-전극(51)의 형성과정에 대해서는 생략한다. n-콘택트층에 단차부를 형성하는 과정은 리지의 형성 이전 또는 리지 형성 이후 또는 다른 에칭 공정 중 또는 보호층 및 상부 p-전극 형성 이후 등에서 다양한 방법에 의해 수행될 수 있다.

<78> 먼저 도 3a에 도시된 바와 같이, 기판(50)의 상면에 제1화합물 반도체층(52), 하부 클래드층(54), 하부도파층(53), 활성층(56), 상부도파층(55) 및, 상부클래드층(58), 상부 콘택트층 즉 제2화합물반도체층(64)을 형성한다.

<79> 도 3b에 도시된 바와 같이, 상기 적층 구조물의 최상면, 즉 제2화합물반도체층(64)의 상면에 포토레지스트의 코팅 및 패터닝 또는 SiO_2 증착 및 패터닝 등에 의해 리지 웨이브 가이드의 형성을 위한 마스크층(67)을 형성한다.

<80> 도 3c에 도시된 바와 같이, 반응성 이온 에칭(RIE), 반응성이온빔에칭(RIBE), 화학적보조이온빔식각(CAIBE) 등에 의해 상기 마스크층(67)에 덮히진 않은 부분을 수직으로 상부 클래드층(58)까지 소정 깊이 에칭하여, 상부 클래드층(58)의 중앙부분에 리지(58a)를 형성한다.

<81> 도 3d에 도시된 바와 같이, 상기 적층 구조물 위에 SiO_2 매립층(68) 및 TiO_2 또는 Cr 보호층(69)을 증착법 또는 스퍼터링 법등에 의해 순차적으로 형성한다.

<82> 도 3e에 도시된 바와 같이, 상기 에치백물질층(60)을 상기 상부 클래드층(58) 위에 소정 두께로 형성하여 상부 클래드층(58)의 리지(58a)를 에치백물질층으로 완전히 매몰시킨다. 상기 에치백물질층(60)은 리지(58a)를 충분히 덮을 수 있는 정도의 두께로 형성되어야 하므로 포토레지스트를 스피n 코팅에 의해 형성하는 것이 바람직하다.

<83> 도 3f에 도시된 바와 같이, 건식식각에 의한 에치백에 의해 상기 에치백물질층(60)을 평탄화하여 상기 에치백물질층(60)의 표면을 평탄화한다. 이때에 에치백은 상기 보호층(69)이 에치백물질층인 포토레지스트에 대해 식각 선택도를 O_2 에 Cl 및 CF_4 를 첨가한 반응성이온에칭용 가스로 사용한다. 이러한 반응성이온에칭에 의해 상기 에치백물질층(60)을 식각하여 리지(58a) 상방에서 상기 보호층(69)의 돌출부(69a)의 표면이 국부적으로 노출되게 한 후 에칭을 중단한다. 여기에서 상기 보호층(69), 특히 이의 돌출부(69a)는 식각저지층으로서의 기능을 수행한다.

<84> 도 3g에 도시된 바와 같이, 상기 보호층(69)의 돌출부(69a)을 식각하여 보호층(69)의 개구부(69b)를 통해 그 하부의 매립층(68)이 리지(58a)의 상부에서 노출되게 한다. 이때에 사용되는 식각은 건식 및 습식식각 중 어느 하나가 적용될 수 있다. 예를 들어 상기 보호층(69)이 Cr 으로 형성된 경우, HCl/HNO_3 나 Cr 전용 에천트로 식각하며, TiO_2 로 형성된 경우에는 인산에 의한 습식식각 또는 반응 가스를 이용한 건식식각으로 제거한다. 이와 같이 매립층(68)을 노출시킨 후 도 3h에 도시된 바와 같이 상기 에치백물질층(60)을 제거한다.

<85> 도 3i에 도시된 바와 같이, p-상부전극을 형성하기 위하여 리지(58a)에 대응하는 부분이 열려 있는 리프트오프층(61)을 포토레지스트를 이용한 포토리소그래피공정에 의해 형성한다.

<86> 도 3j에 도시된 바와 같이 상기 보호층(69)의 개구부(69a)를 통해 노출된 매립층(68)을 HF 등에 의해 식각하여 매립층(68)에 리지(58a)의 정상면이 노출되는 콘택트면(68a)을 형성한다.

<87> 도 3k에 도시된 바와 같이 상기 적층 구조물의 최상층의 표면 전체에 p-상부전극을 형성하기 위한 금속물질(57)을 증착한다.

<88> 도 3l에 도시된 바와 같이, 습식에칭에 의한 리프트오프법에 의해 상기 리프트오프층(61) 및 이위에 형성된 금속물질을 제거하여 p-상부전극(57)을 얻는다.

<89> 위의 공정에서, 상기 콘택트면(68a)을 형성하는 공정은 상기 리프트오프층(61) 형성전에 수행될 수 도 있다. 그러나 이와 같은 경우, 콘택트면(68a)이 형성되면 이를 통해 리지(58a)의 정상부에 형성된 제2화합물반도체층(64)이 대기중에 노출되고 이러한 노출이 리프트오프층(61)의 형성공정 동안 지속되므로 제2화합물반도체층(64)에 좋지 않은 외인적 영향을 받게 된다. 그러므로, 상기한 바와 같이, 리프트오프층(61)을 먼저 형성한 후, 상기 콘택트홀(68a)을 형성하고, 이에 이어 곧바로 상기 제2화합물반도체층(64)을 덮고 이에 접촉되는 p-전극물질층을 형성하는 것이 바람직하다.

<90> 도 4a는 종래 방법에 의해 SiO_2 로 형성된 매립층을 습식 에칭한 후의 결과를 보이는 SEM 사진이며, 도 4b는 본 발명에 따른 매립층 위에 보호층을 형성한 후 습식 에칭한 후의 결과를 보인다. 도 4a 및 도 4b에 도시된 샘플의 매립층은 동일한 두께로 형성하

였으며, 역시 습식 조건도 동일하게 조절되었다. 도 4a에 도시된 종래 방법에 의한 에칭된 매립층은 과도하게 식각되어 리지 양측면에 까지 제거되었으며, 도 4b에 도시된 바와 같이, 본 발명에 따라 보호층을 적용한 상태에서 에칭된 매립층은 적절히 식각되었음을 알수 있다.

<91> 도 5는 본 발명의 제조방법에 따라 제조된 레이저 다이오드의 부분 SEM 사진이다.

【발명의 효과】

<92> 상기와 같은 본 발명은 콘택트면을 리지의 정상면에 자기정렬시키며, 그리고 매립층에 대한 콘택트면 형성시 매립층의 과도한 식각을 방지함으로써 리지 웨이브 가이드 구조에서의 전류누설을 효과적으로 억제할 수 있고, 특히 내부에서 발생된 열을 효과적으로 배출할 수 있게 된다. 이러한 본 발명에 있어서, 보호층은 에치백물질층 에칭시 식각저지층으로 기여하므로 공정의 안정성과 신뢰성을 도모할 수 있다. 또한, 리지의 측면에 매립되는 물질의 높이를 용이하게 조절할 수 있다. 이러한 본 발명에 의하면, 매립층의 두께를 충분히 증가시킬 수 있으며 그리고 매립층을 위한 물질의 선택범위가 종래에 비해 넓어진다.

【특허청구범위】**【청구항 1】**

기판;

상기 기판 상에 형성되는 하부 물질층;

상기 하부 물질층 위에 형성되는 공진층;

상기 공진층 상에 형성되는 것으로 그 상부에 리지가 형성되어 있는 상부 물질층;

상기 상부 물질층 상에 형성되는 리지의 정상면에 대응하는 콘택트홀을 가지는 매

립층;

상기 매립층과 다른 물질로 형성되며, 상기 매립층의 콘택트홀에 대응하는 개구부를 가지는 보호층;

상기 보호층 상에 형성되는 것으로 상기 콘택트홀을 통해 상기 리지의 정상면에 접촉되는 상부 전극;을 구비하는 것을 특징으로 하는 레이저 다이오드.

【청구항 2】

제 1 항에 있어서,

상기 하부 물질층은,

상기 기판 상에 적층되는 제1화합물 반도체층; 및

상기 제1화합물 반도체층 상에 적층되는 하부 클래드층;을 포함하는 것을 특징으로 하는 레이저 다이오드.

【청구항 3】

제 2 항에 있어서,

상기 제1화합물 반도체층은 n-GaN계열의 III-V족 질화물 반도체층인 것을 특징으로 하는 레이저 다이오드.

【청구항 4】

제 2 항에 있어서,

상기 하부 클래드층은 n-GaN/AlGaN 층인 것을 특징으로 하는 레이저 다이오드.

【청구항 5】

제 1 항에 있어서,

상기 공진층은,

상기 하부 클래드층 상에 적층되고 상기 하부 클래드층보다 굴절률이 큰 하부 도파로층;과 상기 하부 도파로층의 상면에 적층되고 레이저광이 생성되는 활성층; 및 상기 활성층 상에 적층되는 상부 도파로층;을 더 포함하는 것을 특징으로 하는 레이저 다이오드.

【청구항 6】

제 5 항에 있어서,

상기 상하부 도파로층은 상기 활성층보다 굴절률이 작은 것을 특징으로 하는 레이저 다이오드.

【청구항 7】

제 5 항에 있어서,

상기 활성층은 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$ 그리고 $x+y \leq 1$)인 GaN계열의 III-V족 질화물 화합물 반도체층인 것을 특징으로 하는 레이저 다이오드.

【청구항 8】

제 1 항에 있어서,

상기 상부 물질층은,

상기 상부 도파로층 상에 적층되며 상기 상부 도파로층보다 굴절률이 작고 상기 리지가 형성되어 있는 상부 클래드층; 및 상기 리지의 상면에 형성되는 제2화합물 반도체층;을 포함하는 것을 특징으로 하는 레이저 다이오드.

【청구항 9】

제 8 항에 있어서,

상기 상부 클래드층은 p-GaN/AlGaN층인 것을 특징으로 하는 레이저 다이오드.

【청구항 10】

제 8 항에 있어서,

상기 제2화합물 반도체층은 p-GaN계열의 III-V족 질화물 반도체층인 것을 특징으로 하는 레이저 다이오드.

【청구항 11】

기판 상에 공진층 및 이 상하의 클래드층을 포함하며 상부에 소정 높이로 돌출된 리지를 가지는 레이저 발진 적층 구조물을 형성하는 단계;

상기 적층 구조물의 최상면에 상기 리지의 표면을 덮는 매립층을 형성하는 단계;

상기 매립층의 표면에 보호층 및 에치백물질층을 순차적으로 형성하는 단계;

상기 에치백물질층을 에치 백에 의해 소정 깊이 에칭하여 상기 리지 상방에서 보호층의 표면을 국부적으로 노출시키는 단계;

상기 에치백물질층에 덮히지 않은 상기 보호층 부분을 애천트에 의해 제거하여 상기 리지 상부의 매립층의 표면을 국부적으로 노출시키는 개구부를 형성하는 단계;

상기 매립층 상에 잔류하는 상기 에치백물질층을 제거하는 단계;

상기 보호층의 개구부를 통해 노출된 상기 매립층을 식각하여 콘택트면을 형성하는 단계;

상기 보호층 위에 상기 콘택트면을 통해 상기 리지의 정상면과 접촉되는 상부 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 12】

제 11 항에 있어서,

상기 레이저 발진 적층 구조물을 형성하는 단계는:

기판 상에 하부 클래드 층을 포함하는 하부 물질층을 형성하는 단계;

상기 하부 물질층 상에, 활성층을 포함하는 공진층을 형성하는 단계;

상기 공진층 상에, 상부 클래드층 및 콘택트층을 포함하며, 그 상부에 소정 높이로 돌출된 상기 리지가 마련되는 상부 물질층을 형성하는 단계;를 더 포함하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 13】

제 11 항에 있어서,

상기 하부 물질층을 형성하는 단계는:

상기 기판 상에 제1화합물 반도체층을 형성하는 단계;

상기 제1화합물 반도체층 상에 상기 하부 클래드층;을 형성하는 단계를 더 포함하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 14】

제 13 항에 있어서,

상기 제1화합물 반도체층은 n-GaN계열의 III-V족 질화물로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 15】

제 13 항에 있어서,

상기 하부 클래드층을 n-GaN/AlGaN 로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 16】

제 11 항에 있어서,

상기 공진층을 형성하는 단계는:

상기 하부 클래드층 상에 상기 하부 클래드층보다 굴절률이 큰 하부 도파층;을 형성하는 단계;

상기 하부 도파층의 상면에 레이저광이 생성되는 활성층을 형성하는 단계; 및

상기 활성층 상에 상부 도파층을 형성하는 단계;를 더 포함하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 17】

제 16 항에 있어서,

상기 상하부 도파총은 상기 활성총보다 굴절률이 작은 물질로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 18】

제 17 항에 있어서,

상기 상하부 도파총은 GaN 계열의 III-V족 화합물로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 19】

제 16 항에 있어서,

상기 활성총을 $In_xAl_yGa_{1-x-y}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$ 그리고 $x+y \leq 1$)인 GaN계열의 III-V족 질화물 화합물로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 20】

제 12 항에 있어서,

상기 상부 물질총을 형성하는 단계는:

상기 제2도파총 상에, 상기 상부 도파총보다 굴절률이 작고 상부 클래드총을 형성하는 단계;

상기 상부 클래드총 상에 제2화합물 반도체총을 형성하는 단계;를 더 포함하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 21】

제 20 항에 있어서,

상기 상부 클래드층은 p-GaN/AlGaN로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 22】

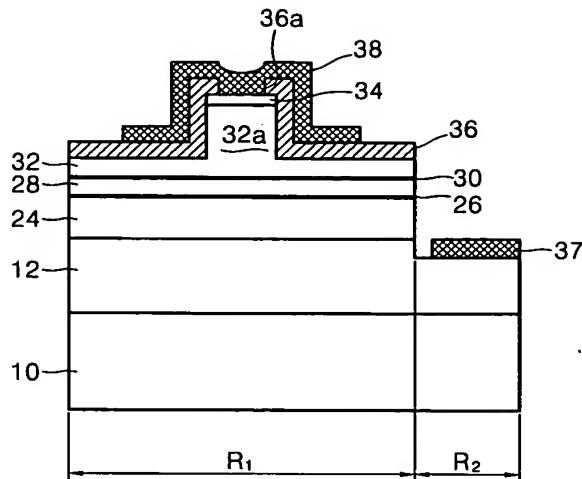
제 20 항에 있어서,
제2화합물 반도체층은 p-GaN계열의 III-V족 질화물로 형성하는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【청구항 23】

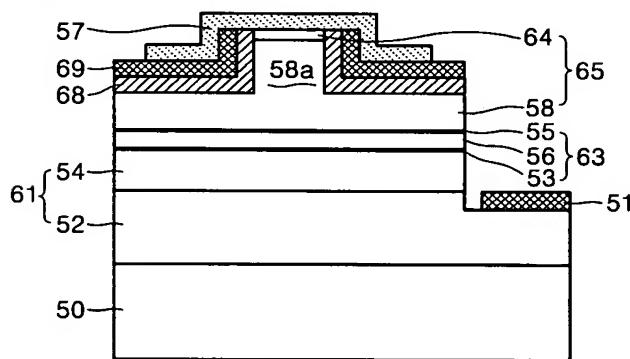
제 11 항에 있어서,
상기 에치백물질층을 제거하는 단계와 콘택트면을 형성하는 단계의 사이에,
상기 제2물질층 상에 상기 리지에 대응하는 부분이 열려 있는 리프트오프층을 형성하는 단계가 더 포함되는 것을 특징으로 하는 레이저 다이오드의 제조방법.

【도면】

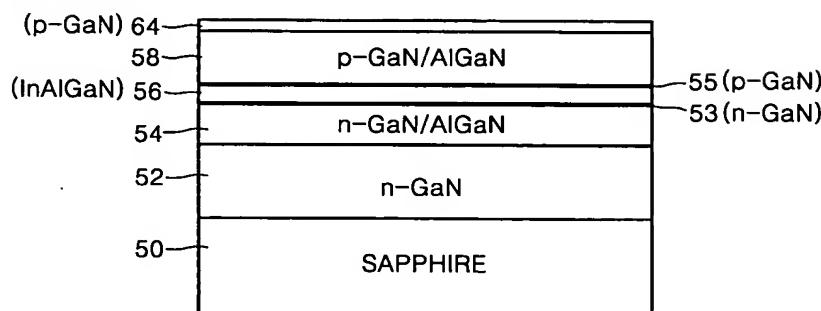
【도 1】



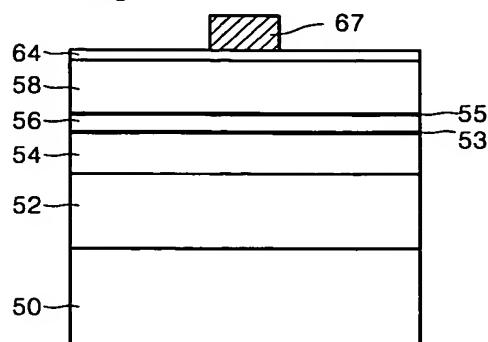
【도 2】



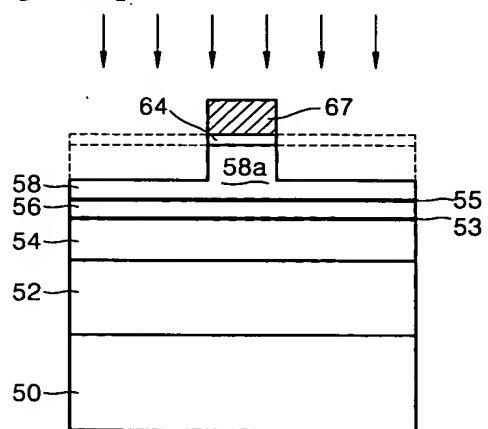
【도 3a】



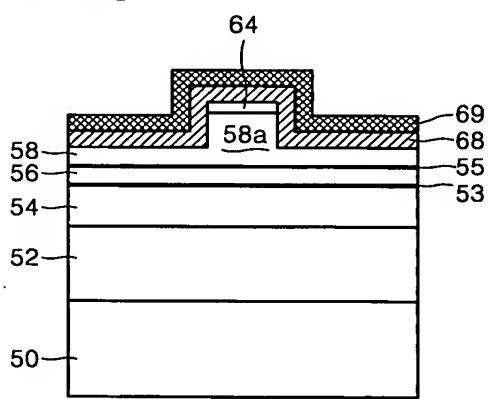
【도 3b】



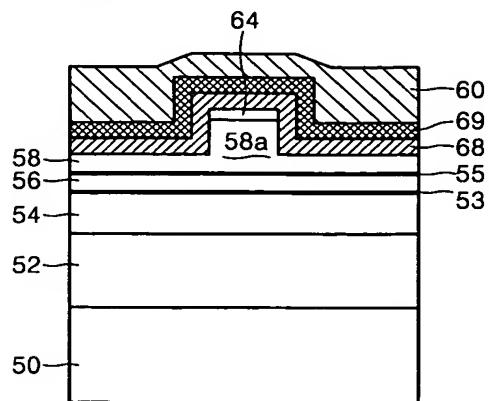
【도 3c】



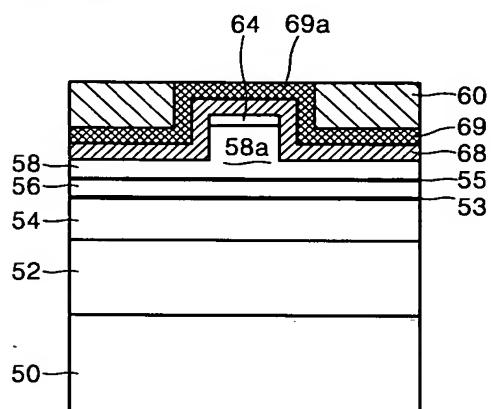
【도 3d】



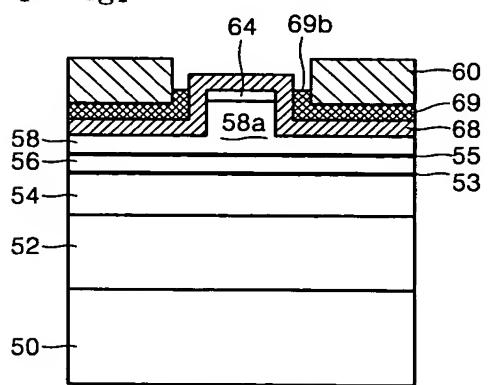
【도 3e】



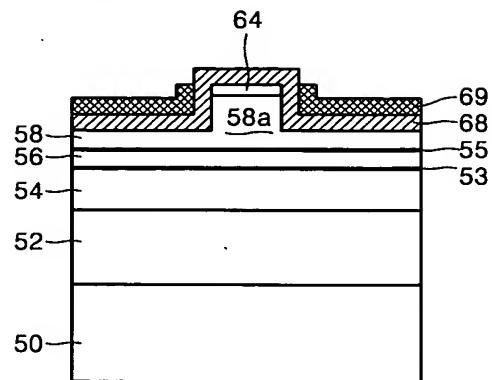
【도 3f】



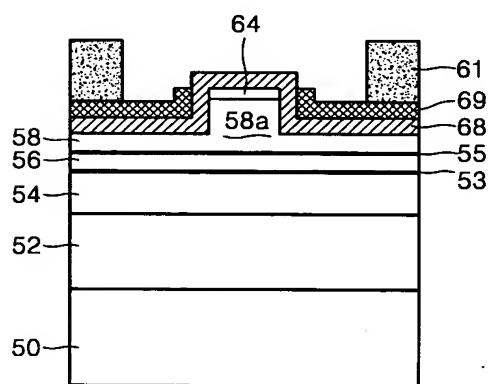
【도 3g】



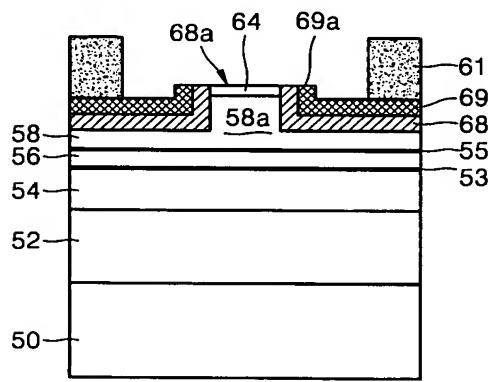
【도 3h】



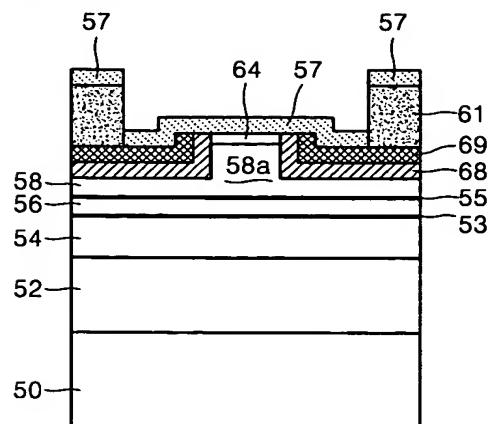
【도 3i】



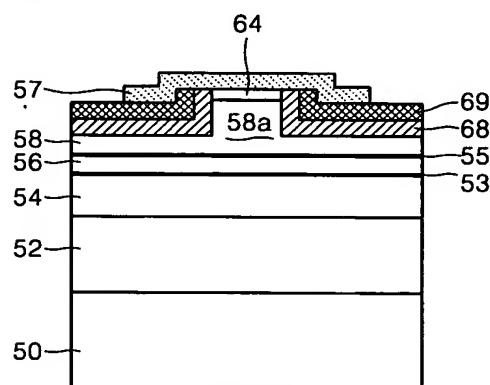
【도 3j】



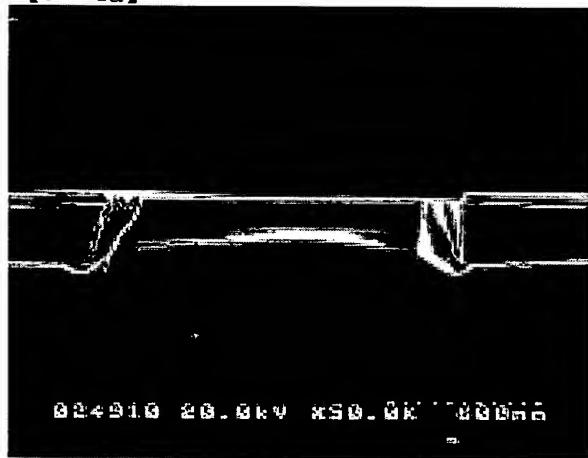
【도 3k】



【도 31】



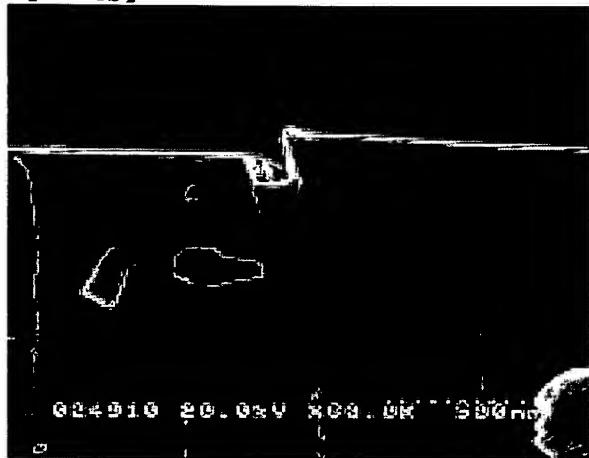
【도 4a】



1020030027075

출력 일자: 2003/5/14

【도 4b】



【도 5】

